

**Владимир Руфицкий**

## **СИНТЕЗ СИНХРОННЫХ ПОСЛЕДОВАТЕЛЬНОСТНЫХ СХЕМ НА СИНХРОННЫХ ТРИГГЕРАХ РАЗЛИЧНЫХ ТИПОВ**

В теории конечных автоматов и переключательных схем синхронным последовательностным схемам не уделяется особого внимания, с ними как бы все ясно и прозрачно – разбросы задержек элементов комбинационной схемы на работоспособность не влияют, использовать "хитрые" системы кодирования внутренних состояний для устранения состязаний не требуется. Значительно интереснее асинхронные последовательностные схемы, их синтезу и анализу посвящено подавляющее большинство работ в этой области, хотя на практике используют именно синхронные схемы, как наиболее надежные и более простые в реализации. Следует также признать, что с появлением в недалеком прошлом и освоением быстродействующих микроконтроллеров, интерес к вопросам аппаратной реализации конечных автоматов, как синхронных, так и асинхронных, у разработчиков аппаратуры почти пропал – все теперь легко и надежно реализуется программно. Эта реальность на многие годы заставила и автора данной статьи "забыть" о методах синтеза переключательных схем. Но, как часто в жизни бывает, неожиданно возникла задача реализации быстродействующего аппаратного преобразователя биполярного двоичного сигнала в Манчестерский код. Пришлось восстанавливать "запыленные" навыки, "освежить в памяти" некоторые теоретические основы анализа и синтеза последовательностных схем и как бы еще раз "разложить все по полочкам". Результаты этой работы в краткой и доступной форме изложены в настоящей статье. На примерах создания схем кодеров Манчестерского сигнала в статье описана методика синтеза синхронных последовательностных схем с использованием синхронных триггеров различных типов. Автор надеется, что молодым разработчикам данный материал пригодится и в учебе и в работе.

### **1. Модели синхронных последовательностных схем**

Известная структурная модель асинхронной последовательностной схемы представлена на рис.1. Подробные описания этой классической модели можно найти в различных материалах по переключательным схемам, например на странице <http://www.studfiles.ru/preview/1047374/page:26/#59>



Рис.1

"Синхронный аналог" данной модели, реализуемый на синхронных D-триггерах и позволяющий снять проблемы, связанные с состязаниями, представлен на рис.2.

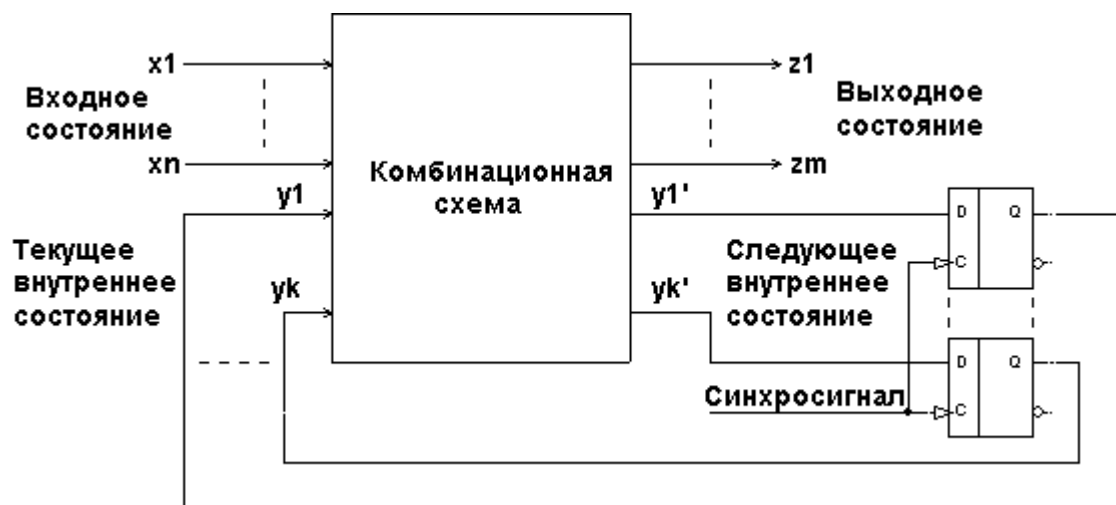


Рис.2

В модели рис.2 используются синхронные D-триггеры, управляемые по заднему фронту синхроимпульса, то есть – допускающие изменения сигналов и "комбинационные помехи" на своих входах D сразу по завершению синхроимпульса, в паузе синхросигнала.

Логическое функционирование синхронных последовательностных схем, также как и асинхронных, может быть достаточно наглядно представлено таблицей переходов Хафмана. При этом, в отличие от асинхронных схем, в синхронных схемах переходы из неустойчивых состояний в следующие состояния, определенные в таблице переходов, выполняются только при поступлении на схему синхросигнала. Если синхронная схема находится в устойчивом состоянии (текущее и следующее состояния одинаковы), то с приходом очередного синхросигнала состояние схемы подтверждается.

При составлении таблицы переходов более удобным и простым представляется определение выходных сигналов последовательностной схемы, как функций только внутренних переменных, что соответствует определению автомата Мура. В этом случае общая комбинационная схема моделей рис.1 и рис.2 (представляющих автомат Милли), может быть преобразована в две отдельные комбинационные схемы. Одна из них формирует функции следующего внутреннего состояния, а другая – функции выходного состояния. Соответствующая модель синхронной последовательностной схемы представлена на рис.3.



Рис.3

В принципе, на этой простой модели можно было бы и остановиться и синтезировать синхронные последовательные схемы по стандартной методике минимизации комбинационных схем, реализующих функции следующих внутренних состояний и выходные функции. Но возникает вопрос – неужели ненужными оказываются триггеры других логических типов и нет никакой возможности, да и необходимости, использовать их входную логику для минимизации комбинационной схемы 1 (см. рис.2,3) ?

Как ни досадно, но приходится признать, что в наше время господства микроэлектроники проблема минимизации схем, также как и экономии программной памяти компьютеров, потеряла свою актуальность.

Тем не менее, использование логических возможностей триггеров различных логических типов при синтезе синхронных последовательных схем представляет определенный "теоретический" интерес и может быть полезно в освоении студентами курсов схемотехники.

На рис.4 представлена модель синхронной последовательной схемы с триггерами, имеющими по два логических входа. На таких триггерах часто можно получать более экономичные схемы, чем на D-триггерах.

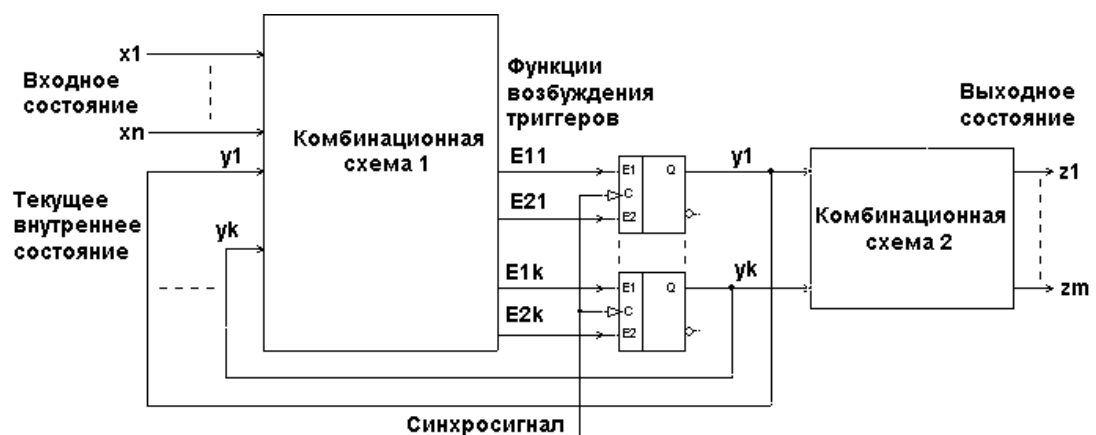


Рис.4

## 2. Характеристические уравнения синхронных триггеров

Логика работы любого триггера определяется его характеристическим уравнением, связывающим формируемое (следующее) значение выходного сигнала триггера  $Q'$  с действующими (текущими) значениями его входных сигналов и выходного сигнала  $Q$ . Для триггеров, представленных на рис.4, характеристическое уравнение можно записать в общем виде:

$$Q' = f ( E1, E2, Q ).$$

Характеристические уравнения триггеров известных логических типов **S, D, DV, T, JK** представляют конкретные булевы функции:

$$Q' = S + (-R) Q \quad (1);$$

$$Q' = D \quad (2);$$

$$Q' = D V + (-V) Q \quad (3);$$

$$Q' = T (-Q) + (-T) Q \quad (4);$$

$$Q' = J (-Q) + (-K) Q \quad (5).$$

Здесь и далее по тексту булева переменная с инверсией обозначается в круглых скобках со знаком минус.

Характеристическое уравнение выводится из таблицы соответствия, в которой аргументами являются входные сигналы триггера, а функцией – формируемое (следующее) значение выходного сигнала триггера  $Q'$ . Выходная функция триггера  $Q'$  может принимать значения 1 или 0, а также сохранять или инвертировать своё предыдущее значение  $Q$ .

Рассмотрим таблицу соответствия для выходного сигнала DV-триггера.

Таблица 1

<b>V</b>	<b>D</b>	<b>Q'</b>
0	0	Q
0	1	Q
1	0	0
1	1	1

По таблице 1 без каких-либо преобразований формируется в виде (3) характеристическое уравнение DV-триггера .

Таблица 2 является таблицей соответствия для выходного сигнала JK-триггера. Таблица 2 позволяет записать характеристическое уравнение в первичной форме

$$Q' = (-J) (-K) Q + J (-K) + J K (-Q) \quad (6).$$

Умножая второй минтерм выражения (6) на логическую  $1 = Q + (-Q)$ , после несложных преобразований получаем характеристическое уравнение (5).

Таблица 2

<b>J</b>	<b>K</b>	<b>Q'</b>
0	0	Q
0	1	0
1	0	1
1	1	(-Q)

Аналогично получаем и характеристические уравнения триггеров других типов.

Еще раз подчеркнем, что триггеры являются синхронными и следующее значение  $Q'$  формируется согласно соответствующему характеристическому уравнению после воздействия на триггер синхроимпульса.

### **3. Выбор логического типа триггера для формирования внутренних переменных**

Задача синтеза синхронной последовательностной схемы на триггерах различных логических типов заключается в том, чтобы привести каждую булеву функцию следующего состояния, полученную из таблицы переходов, к виду характеристического уравнения триггера, на выходе которого эта функция будет сформирована. Например, получив уравнение для функции следующего состояния  $y'$  в виде

$$y' = A B + (-B) y \quad (7),$$

где  $A$  и  $B$  – булевы функции от входных и внутренних переменных, и сопоставив уравнение (7) с характеристическим уравнением DV- триггера (3), находим очевидное сходство и записываем функции возбуждения DV- триггера в виде

$$\begin{aligned} D &= A; \\ V &= B. \end{aligned}$$

Для реализации функции (7) на JK-триггере используем тот же прием, который мы использовали при минимизации выражения (6), - умножим первый минтерм выражения (7) на логическую  $1 = y + (-y)$  и приведем выражение к виду, сопоставимому с характеристическим уравнением JK- триггера (5).

$$y' = AB (- y) + (A + (-B)) y ,$$

Далее записываем функции возбуждения JK-триггера в виде

$$\mathbf{J = AB ;}$$

$$\mathbf{K = (-A) B .}$$

Хотелось бы отметить, что несмотря на очевидно большую сложность преобразования булевых функций, представленных в аналитической форме, по сравнению с функциями, представленными в форме карт Карно или карт Вейча, достойной альтернативы преобразованию аналитических форм для получения характеристических уравнений триггеров как бы и нет.

Хорошим "подспорьем" для аналитических преобразований, помимо указанного выше приема умножения на логическую 1, являются тождества

$$\mathbf{A + (-A) B = A + B ;}$$

$$\mathbf{A C + B (-C) + A B = A C + B (-C) .}$$

Как правило, аналитических преобразований требуют функции вида

$$\mathbf{y' = A + B (y) \quad (8) ,}$$

$$\mathbf{y' = A + B (-y) \quad (9) ,}$$

у которых функция A приводится к виду

$$\mathbf{A = A y + A (-y) .}$$

Чтобы исключить лишние аналитические преобразования функций вида (8) и (9) можно построить на базе D-триггера S и ST- триггеры, характеристические уравнения которых имеют тот же вид. Функциональные схемы таких триггеров, а также вариант схемы T-триггера, приведены на рис.5. Типовой способ построения DV-триггера на базе D-триггера представлен на рис. 12 б.

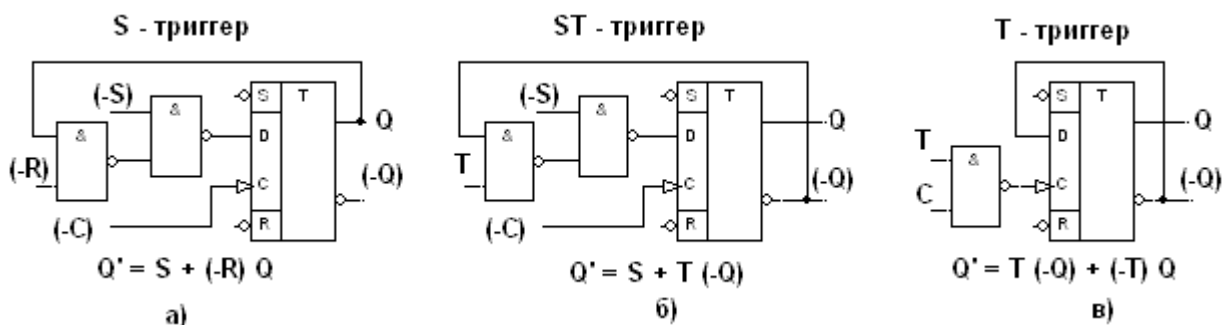


Рис.5

#### 4. Синтез синхронных последовательных схем

После "теоретической прелюдии" рассмотрим технологию синтеза синхронных последовательных схем на примере преобразователя двоичного сигнала в сигнал Манчестерского кода. Манчестерский сигнал представляет собой непрерывную последовательность значащих и подготовительных перепадов напряжения. Значащий перепад 1-0 кодирует двоичную 1, а значащий перепад 0-1 кодирует двоичный 0 ( см. <http://www.vanderboot.ru/ether/manch.php> ). По значащим перепадам приемники Манчестерского кода осуществляют фазирование по битам, пережупускаясь с каждым значащим перепадом и пропуская каждый подготовительный перепад (см. <https://www.vladruf.ru/схемы.html> ).

На рис.6 представлена таблица переходов, отражающая алгоритм функционирования преобразователя.

Таблица переходов преобразователя двоичного сигнала в Манчестерский

№ сост.	D=0	D=1	M	y1 y2
1	3	2	0	0 0
2	-	1	1	0 1
3	4	-	0	1 1
4	3	2	1	1 0

D - входной двоичный сигнал;  
M - выходной Манчестерский сигнал;  
y1, y2 - внутренние переменные;  
Стрелка сплошная - значащий перепад;  
Стрелка пунктирная - подготовительный перепад.

Рис.6.

Прочерками в таблице переходов обозначены "избыточные" состояния, в которые последовательная схема не должна попадать по алгоритму своей работы. Опасность попадания последовательной схемы в избыточное состояние состоит в том, что в работе схемы может произойти либо временный (на один или несколько тактов), либо постоянный сбой. Возможны также варианты, при которых попадание схемы в избыточное состояние не нарушает работоспособности схемы.

Запрет попадания схемы в избыточные состояния обычно обеспечивает сигнал начальной установки, который необходимо одновременно подавать как на источник входных сигналов, так и на синхронные триггеры. Этим сигналом можно дополнить таблицу переходов, но проще использовать для начальной установки асинхронные установочные

входы триггеров. Именно для этого асинхронные входы и предназначены. Сигнал начальной установки обычно формируется при включении электропитания, но для аппаратных преобразователей можно формировать его перед началом передачи каждого нового пакета двоичной информации.

Как отмечено выше, "степень опасности" избыточных состояний может быть различной. И она зависит от того, как мы доопределяем избыточные состояния при формировании булевых функций следующего внутреннего состояния. На рис.7 представлены матрица следующих состояний и карты Карно для функций  $y_1'$  и  $y_2'$  с доопределенными следующими состояниями, позволяющими получить "минимальные" уравнения для внутренних переменных, но в то же время, при отсутствии цепей асинхронной начальной установки, допускающие попадание схемы в необратимый ошибочный режим работы.

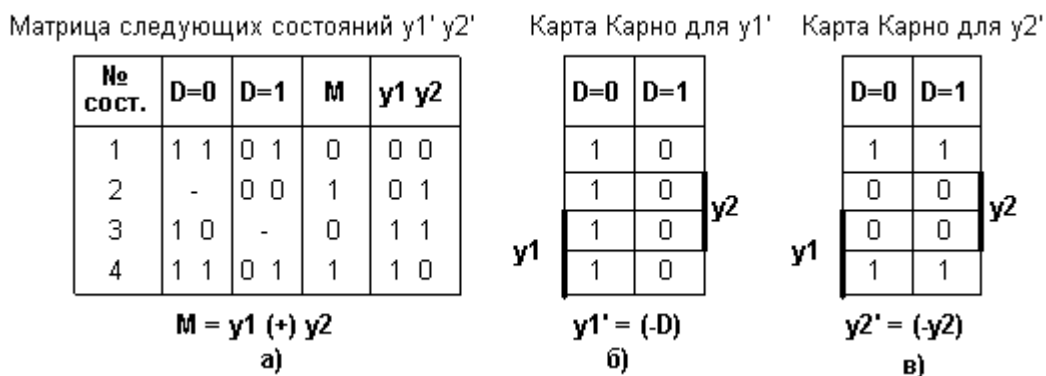


Рис.7

На рис.8 представлена функциональная схема преобразователя, построенная согласно уравнениям рис.7.

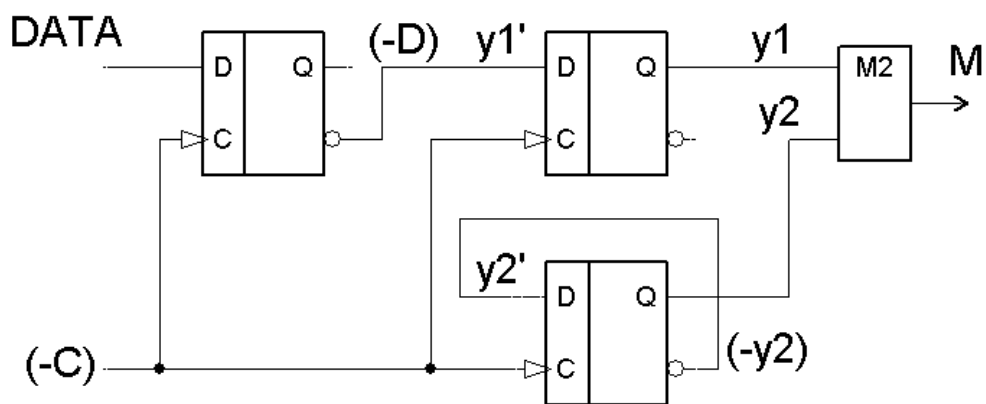


Рис.8



На рис.9а представлены временные диаграммы корректного режима работы схемы, а на рис.9б – ошибочного режима работы, который возникает при инверсии переменной  $y_2$ . Анализируя или строя временные диаграммы, не следует забывать, что триггеры срабатывают по заднему фронту синхроимпульса (выделен толстой линией) согласно значению сигнала на входе D непосредственно перед поступлением переднего фронта синхроимпульса (показан тонкой линией). Это общее правило, но в частных случаях, известные синхронные D – триггеры допускают изменения на входе D и во время действия синхроимпульса.

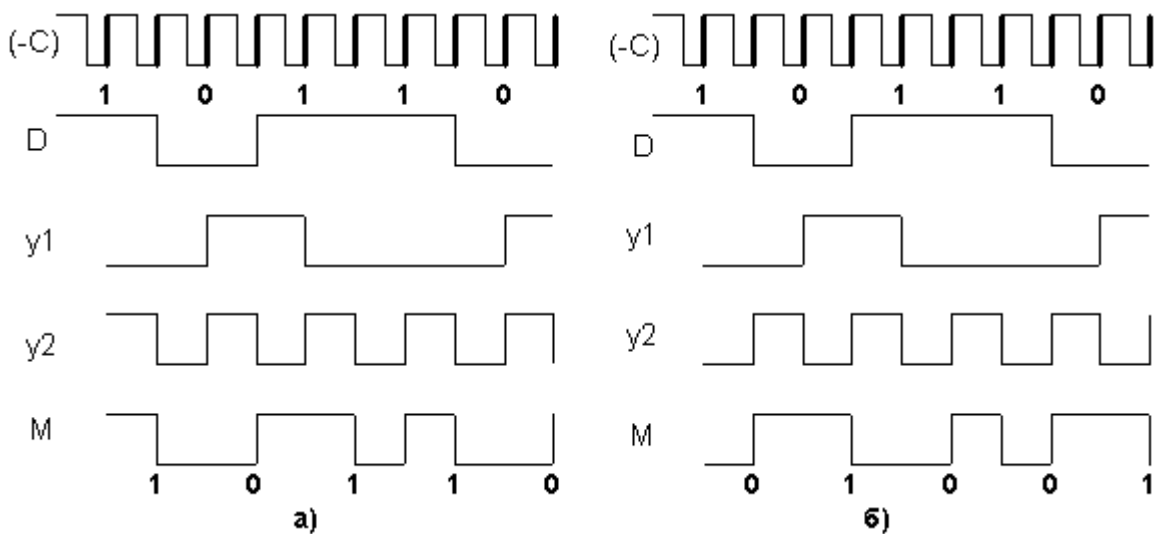


Рис.9

В ошибочном режиме схема выполняет рабочие переходы по доопределенным избыточным состояниям, как показано на рис.10.

Ошибочно доопределенная таблица переходов

№ сост.	D=0	D=1	M	y1	y2
1	3	2	0	0	0
2	4	1	1	0	1
3	4	1	0	1	1
4	3	2	1	1	0

Стрелка пунктирная - ошибочное подготовительное сохранение M;  
Стрелка сплошная - ошибочный значащий перепад M.

а)

Корректно доопределенная таблица переходов

№ сост.	D=0	D=1	M	y1	y2
1	3	2	0	0	0
2	1	1	1	0	1
3	4	4	0	1	1
4	3	2	1	1	0

Стрелка пунктирная - корректное подготовительное сохранение M;  
Стрелка сплошная - корректный значащий перепад M.

б)

Рис.10

На рис.11 представлены матрица следующих состояний и карты Карно для функций  $y1'$  и  $y2'$ , соответствующие таблице переходов рис.10б.

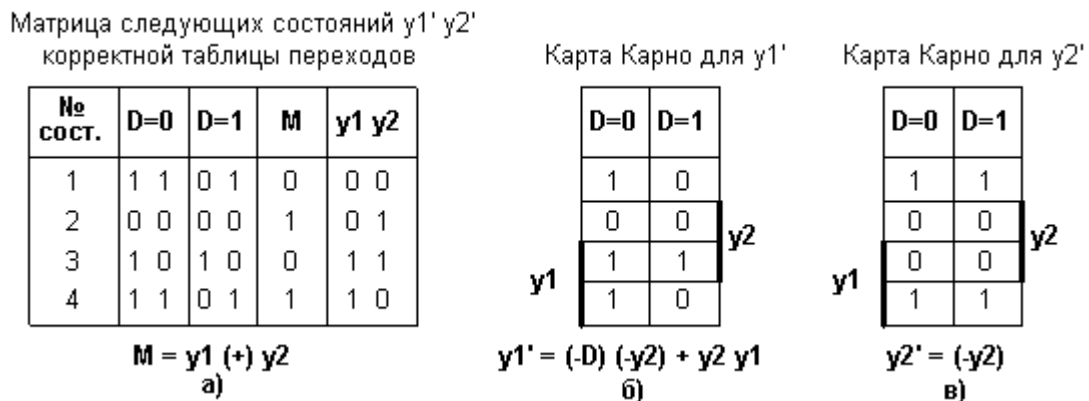


Рис.11.

Уравнение, полученное по карте Карно для  $y1'$  (рис.11б),

$$y1' = (-D) (-y2) + y2 y1$$

полностью согласуется с характеристическим уравнением DV-триггера

$$Q' = D T V + (-V) Q,$$

поэтому функции возбуждения для DV-триггера, формирующего функцию  $y1'$ , очевидны и имеют следующий вид:

$$D T = (-D);$$

$$V = (-y2).$$

Функциональная схема преобразователя, построенная согласно полученным уравнениям, представлена на рис.12а. На рис.12б представлена функциональная схема, демонстрирующая типовой способ построения DV-триггера, используемого в схеме рис.12а.

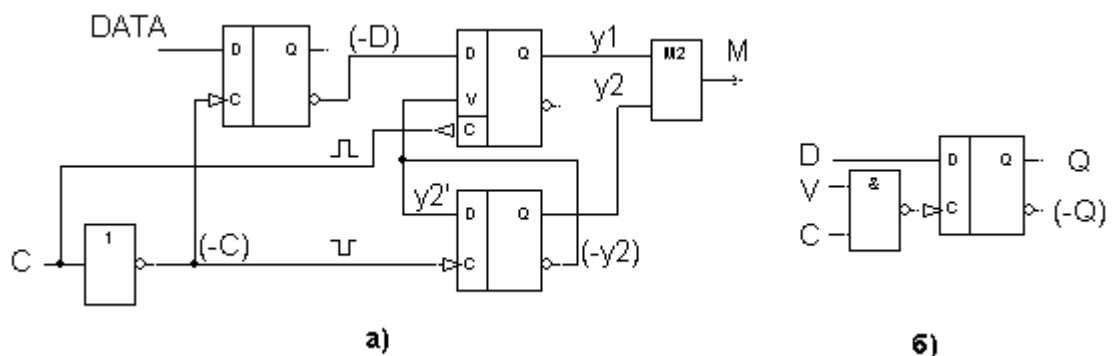


Рис.12.

Использование JK-триггеров при синтезе последовательных схем рассмотрим на примере создания кодера инверсного дифференциального Манчестерского сигнала, известного у нас как стык С1-И. Напомним, что в

стыке С1-И двоичная 1 передается последовательностью из двух однотипных значащих перепадов 0-1, 0-1 или 1-0, 1-0, а 0 – последовательностью из двух разнотипных значащих перепадов 0-1, 1-0 или 1-0, 0-1. Вся процедура синтеза данной схемы представлена на рис.13.

### Кодер сигнала стыка С1-И

Таблица переходов преобразователя двоичного сигнала в сигнал С1-И

№ сост.	D=0	D=1	M	y1	y2
1	2	4	0	0	0
2	3	3	0	0	1
3	4	1	1	1	1
4	1	2	1	1	0

D - входной двоичный сигнал;  
M - выходной сигнал стыка С1-И;  
y1, y2 - внутренние переменные.

а)

Матрица следующих состояний y1' y2'

№ сост.	D=0	D=1	M	y1	y2
1	01	10	0	0	0
2	11	11	0	0	1
3	10	00	1	1	1
4	00	01	1	1	0

M = y1

б)

Карта Карно для y1'

	D=0	D=1
y2=0	0	1
y2=1	1	1
y1=0	1	0
y1=1	0	0

$y1' = (D + y2) (-y1) + (-D) y2 y1$ ;  
 $J = D + y2$ ;  
 $K = D + (-y2)$ .

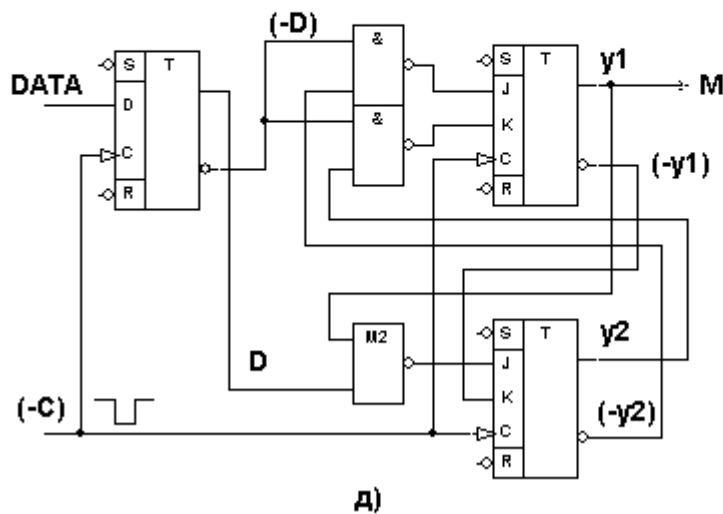
в)

Карта Карно для y2'

	D=0	D=1
y2=0	1	0
y2=1	1	1
y1=0	0	0
y1=1	0	1

$y2' = (-D (+ y1)) (-y2) + y1 y2$ ;  
 $J = (-D (+ y1))$ ;  
 $K = (-y1)$ .

г)



д)

Рис.13

Таблица переходов данной схемы избыточных состояний не содержит, поэтому устойчивые нарушения ее работоспособности исключены. Временные диаграммы работы схемы приведены далее, при рассмотрении ее аналогов (см.рис. 17, 18 ).

## 5. Защита от опасных избыточных состояний

Отметим, что схема преобразователя, представленная на рис.12 а, получена в результате использования варианта корректного доопределения избыточных состояний, найденного методом простого перебора, что лишает процесс синтеза математической законченности и возможности создания алгоритмов автоматизации процесса синтеза сложных схем . Попробуем избавиться от этого недостатка.

Прежде всего, используя "опыт" доопределения избыточных состояний в таблицах переходов, представленных на рис. 10, можно предложить правило корректного доопределения избыточных состояний:

*Избыточное состояние, в которое схема попадает из разрешенного внутреннего состояния  $Y1$  при запрещенном изменении входов  $X$ , должно доопределяться кодом следующего состояния  $Y1'$ , в которое схема попадает, если изменения входов  $X$  происходят после перехода схемы в новое разрешенное внутреннее состояние  $Y1'$ , и становятся разрешенными изменениями входа  $X$ .*

Данное правило доопределения избыточных состояний не запрещает попадания схемы в избыточные состояния, а позволяет делать эти состояния допустимыми. И конечно, оно исключает из процесса синтеза стадию перебора вариантов доопределения избыточных состояний.

Рассмотрим еще один, более кардинальный способ борьбы с нарушением работоспособности последовательностной схемы из-за попадания в недопустимые избыточные состояния.

Анализируя схему рис.12а, можно заметить, что при  $y_2 = 1$  DV-триггер сохраняет предыдущее значение переменной  $y_1$  после воздействия очередного синхроимпульса. Это видно также и на временной диаграмме рис.9а, соответствующей корректной работе схемы. То есть, сигналом ( $-V$ ) мы блокируем изменения  $y_1$  в нужные периоды синхросигнала. Возникает естественное решение блокировать подобным образом изменения входного сигнала  $D$ , переводящие схему в запрещенные избыточные состояния. Для формирования сигнала такой блокировки, назовем его  $W$ , составим карту

Карно для сигнала  $W$ , в которой определим  $W=1$  во всех состояниях, после перехода из которых изменения  $D$  разрешены, и  $W=0$  в противном случае, когда эти изменения могут переводить схему в избыточные состояния. Карта Карно для сигнала  $W$  приведена на рис.14 вместе с соответствующей таблицей переходов.

Таблица переходов преобразователя

№ сост.	D=0	D=1	M	y1 y2
1	3	↓ 2 ↑	0	0 0
2	-	↓ 1 ↑	1	0 1
3	↓ 4 ↑	-	0	1 1
4	↓ 3 ↑	2	1	1 0

а)

Карта Карно для сигнала  $W$

	D=0	D=1
	0	0
	-	1
y1	1	-
	0	0

$$W = y2$$

б)

Рис.14

Теперь доработаем "минимальную" схему преобразователя, приведенную на рис. 8, заменив D-триггер, формирующий сигнал  $(-D)$ , на DV-триггер, управляемый сигналом блокировки  $W$ . Доработанная схема преобразователя с защитой от недопустимых изменений входного сигнала приведена на рис.15.

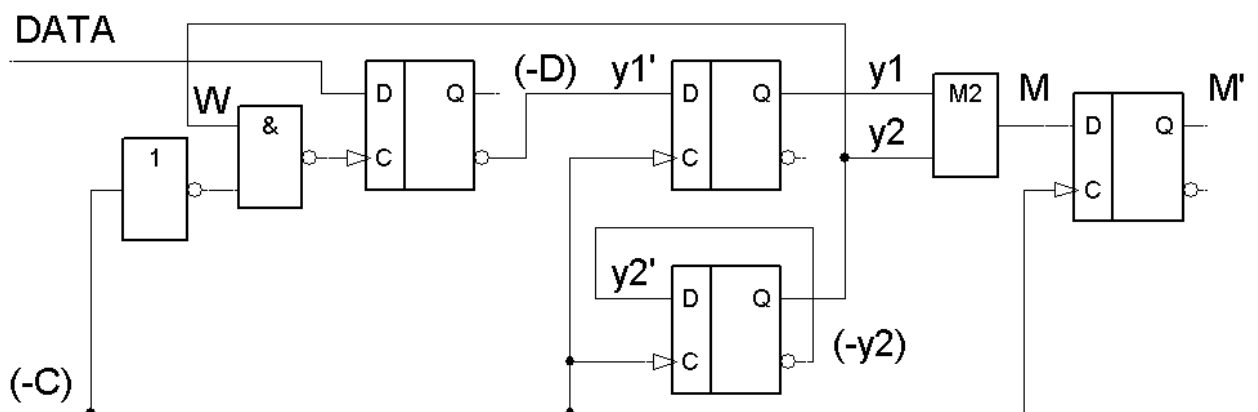


Рис.15

Полагаю, что такое техническое решение, в отличие от предложенного выше правила корректного доопределения избыточных состояний, является более "глобальным" и может использоваться как при формальной, так и при

"эвристической" разработке синхронных последовательностных схем. Однако оба способа требуют, чтобы входные сигналы изменялись не чаще, чем один раз за два такта синхронизации, а в других возможных случаях и за несколько тактов. Но это уже требование к источнику входных сигналов, частота работы которого должна соответствовать алгоритму работы последовательностной схемы.

При доработке схемы рис.8 было внесено еще одно небольшое изменение – выходной сигнал  $M$  был пропущен через дополнительный D-триггер для фильтрации возможных коротких комбинационных выбросов, возникающих при одновременном изменении внутренних переменных. Чтобы не ставить дополнительные D-триггеры для "очистки" выходных сигналов  $z_1 \dots z_m$ , необходимо привязывать каждый выходной сигнал  $z_i$  к одной отдельной внутренней переменной  $y_j$ , превратив тем самым комбинационную схему 2 моделей рис. 3 и рис.4 в набор отрезков проводника. Так сделано при синтезе схемы, представленной на рис.13д.

Наконец, третьим, возможно наиболее действенным способом защиты аппаратуры от логических сбоев, можно считать формирование сигнала ошибки при попадании схемы в запрещенное избыточное состояние, и сброс по этому сигналу в исходное состояние, как самой схемы, так и источника входных сигналов. Как уже отмечалось выше, такой сброс осуществляется по асинхронным входам синхронных триггеров.

## **6. Разбиение процесса функционирования последовательностной схемы на чередующиеся фазы**

В заключение, рассмотрим нестандартный метод синтеза, основанный на разбиении процесса функционирования схемы на чередующиеся фазы. Алгоритмы работы преобразователей двоичного сигнала в Манчестерский сигнал и в инверсный дифференциальный Манчестерский сигнал (С1-И), идеально подходят для разбиения на две чередующиеся фазы. По одной из фаз будем осуществлять подготовку к формированию значащего фронта выходного сигнала, а по следующей фазе – формировать значащий фронт. При синтезе преобразователей такой подход позволяет использовать вместо таблиц переходов более простые таблицы истинности или таблицы соответствия.

На рис.16 представлены два варианта схемы преобразователя двоичного сигнала в Манчестерский сигнал, реализованные согласно совмещенной таблице истинности для двух функций, формируемых на

чередующихся временных отрезках (фазах), задаваемых отдельным управляющим сигналом F.

На временной диаграмме рис.16г фронт синхросигнала (-C), по которому формируется значащий перепад выходного сигнала M, выделен толстой линией.

### Кодер манчестерского сигнала

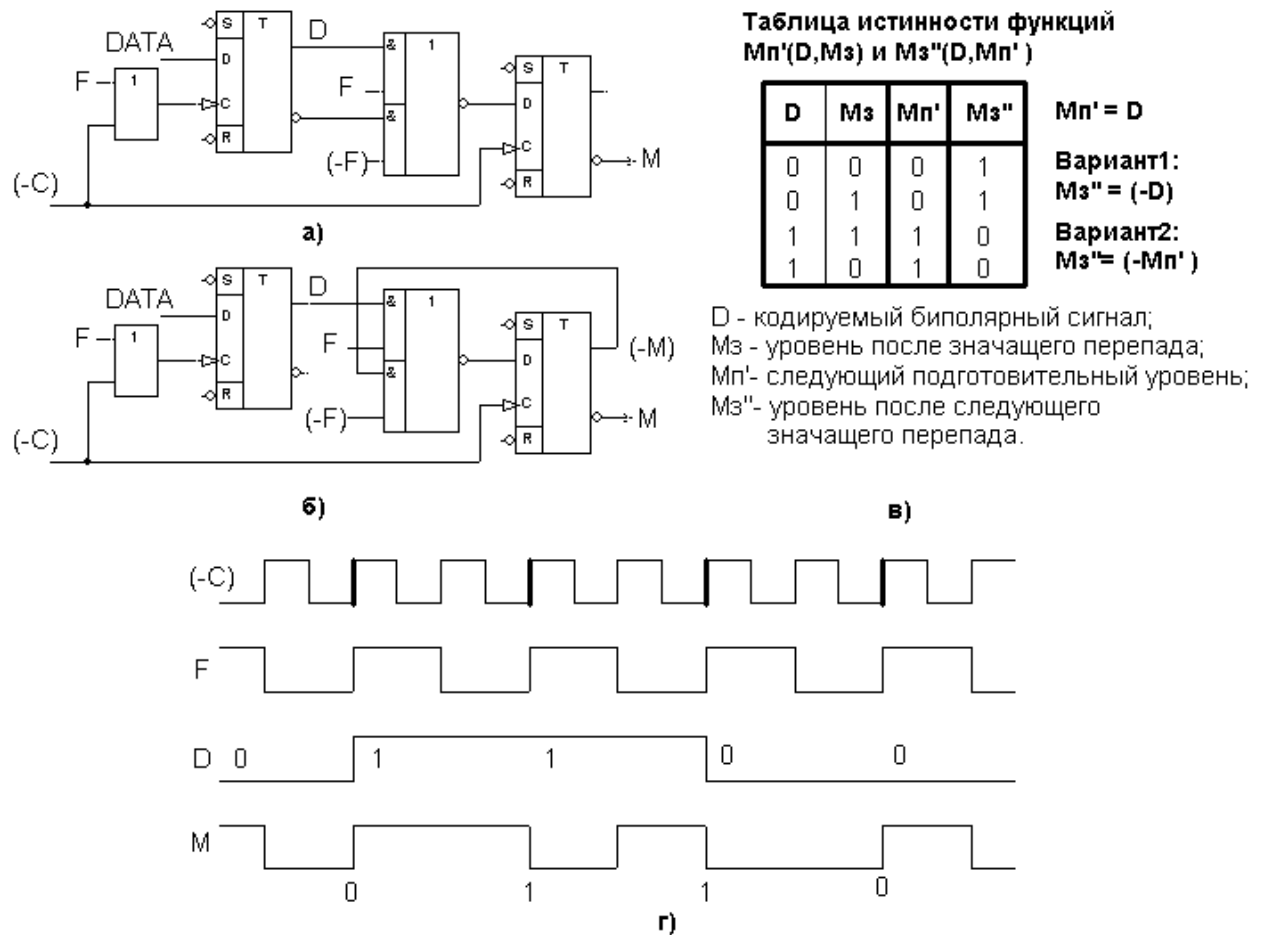


Рис.16

Сравнивая схему, представленную на рис.16 со схемами рис.8, 12, 15, разработанными формальным методом, можно сказать, что по аппаратурным затратам и по сложности, она им не уступает.

А вот схемы формирователя сигнала для стыка С1-И, представленные на рис.17 и рис.18, смотрятся предпочтительнее, чем аналогичная схема, построенная формальным классическим методом на JK-триггерах по исходной таблице переходов (см. рис. 13).

## Кодер сигнала стыка С1-И

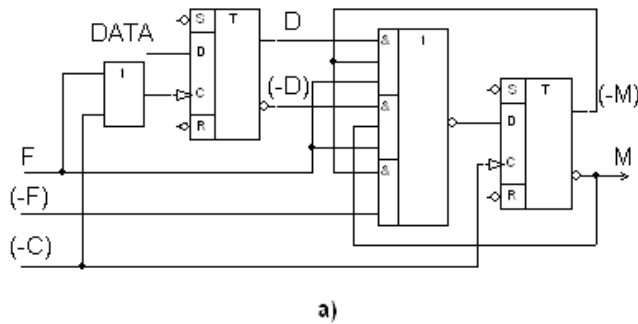


Таблица истинности функций  $Mп'(D, Mз)$  и  $Mз''(D, Mп')$

D	Mз	Mп'	Mз''
0	0	0	1
0	1	1	0
1	1	0	1
1	0	1	0

D - кодируемый биполярный сигнал;  
Mз - уровень после значащего перепада;  
Mп' - следующий подготовительный уровень;  
Mз'' - уровень после следующего значащего перепада.

$$M' = F (D (-M) + (-D) M) + (-F) (-M) .$$

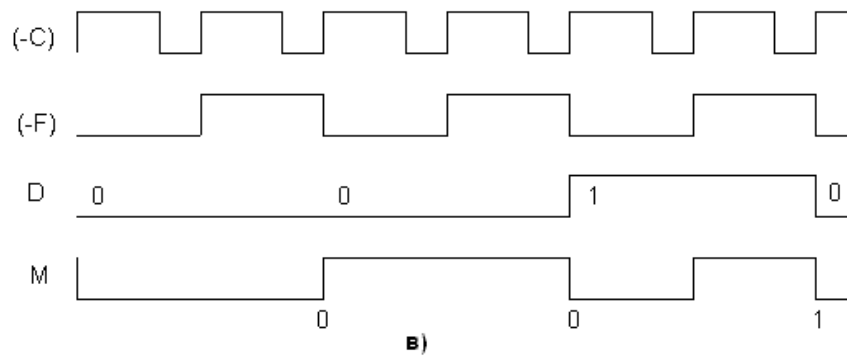


Рис.17

## Кодер сигнала стыка С1-И

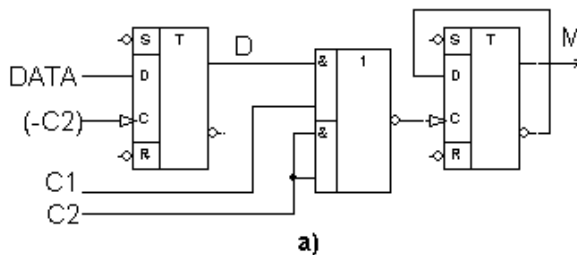


Таблица соответствия для функций  $Mп'(D, Mз)$  и  $Mз''(D, Mп')$

D	Mп'	Mз''
0	Mз	(-Mз)
1	(-Mз)	Mз

D - кодируемый биполярный сигнал;  
Mз - уровень после значащего перепада;  
Mп' - следующий подготовительный уровень;  
Mз'' - уровень после следующего значащего перепада.

$$Mп' = D (-M) + (-D) M ;$$

$$Mз'' = (-Mп') .$$

б)

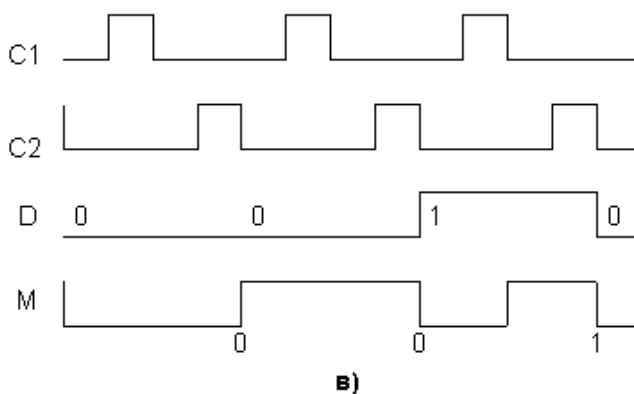


Рис.18



В схеме, представленной на рис.17, так же как и в схеме рис. 16 используется сигнал  $F$ , разделяющий рабочие фазы, и пропускающий на вход  $D$ -триггера соответствующие функции. Этот сигнал можно внести в аналитическое выражение для функции следующего состояния, как это показано на рис. 17б. Если при формальном синтезе заранее предусмотреть сигнал  $F$  и дополнить им таблицу переходов, в результате синтеза нетрудно получить аналогичное аналитическое выражение для функции следующего состояния и аналогичную схему.

В схеме формирователя сигнала для стыка  $C1$ -И, представленной на рис.18, вместо сигнала разделения фаз  $F$  используются заранее разнесенные во времени две различные фазы синхронизации  $C1$  и  $C2$ , поочередно подаваемые на  $T$ -триггер (см.рис.5 в). Такое разделение фаз позволяет получать наиболее простые последовательностные схемы.

### **Краткие выводы:**

1. Классический способ синтеза асинхронных последовательностных схем по таблице переходов позволяет создавать оптимальные синхронные последовательностные схемы, используя синхронные триггеры различных логических типов.

2. Синхронные составные триггеры  $S$ -типа и  $ST$ -типа дополняют до "функциональной полноты" набор типов  $D$ ,  $DV$ ,  $T$  и  $JK$ -триггеров, используемых для формирования функций следующего состояния последовательностной схемы.

3. Защиту схемы от попадания в ошибочный режим работы можно осуществлять либо корректным доопределением избыточных состояний, либо формированием специального сигнала  $W$ , блокирующего недопустимые изменения входных сигналов. Эффективным является также формирование и использование сигнала ошибки для принудительного сброса схемы в исходное состояние.

4. Представление рабочего процесса функционирования синхронной последовательностной схемы в виде чередующихся фаз упрощает технологию синтеза и позволяет создавать оптимальные варианты устройств.

### **Литература:**

1. С. Ангер, Асинхронные последовательностные схемы, перевод с английского А.С.Бернштейна и Е.К.Корноушенко, под редакцией П.П.Пархоменко, "Наука", Москва 1977.